

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-284339

(43)Date of publication of application : 07.10.1994

(51)Int.Cl.

H04N 5/278

H04N 7/01

(21)Application number : 05-070423

(71)Applicant : SHARP CORP

(22)Date of filing : 29.03.1993

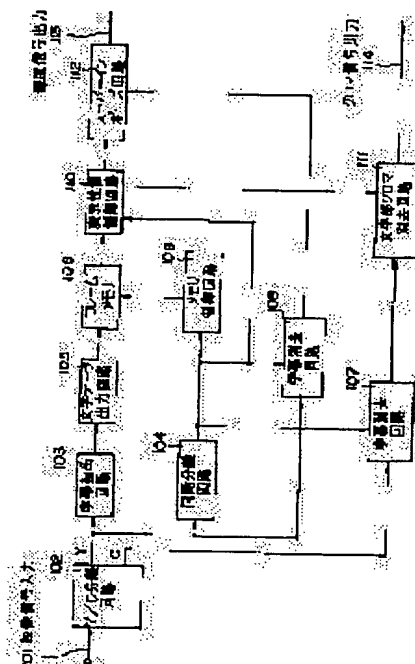
(72)Inventor : FUKATSU HARUHIKO

(54) SUBTITLES MOVING CIRCUIT

(57)Abstract:

PURPOSE: To provide a subtitles moving circuit generating no jitter in subtitle characters even when the subtitle characters are moved to an optional position.

CONSTITUTION: This subtitles moving circuit for moving the position of the subtitles present in the blank area of a video software is provided with a Y/C separator circuit 102 for separating luminance signals and chrominance signals from video signals, a subtitles extraction circuit 103 for extracting subtitles information from the luminance signals, an FIFO type frame memory 106 for storing the subtitles information, a superimposing circuit 112 for synthesizing the video signals and the subtitles information read from the frame memory, a memory control circuit 109 for generating a frame memory reset signal once for each frame based on vertical synchronizing signals and a display position control circuit 110 for moving the subtitles information to the optional position after one frame by controlling delay time from the write to the read of the frame memory.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-284339

(43)公開日 平成6年(1994)10月7日

(51)Int.Cl.⁵

H 0 4 N 5/278
7/01

識別記号

庁内整理番号

9186-5C
6942-5C

F I

技術表示箇所

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21)出願番号 特願平5-70423

(22)出願日 平成5年(1993)3月29日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 深津 治彦

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

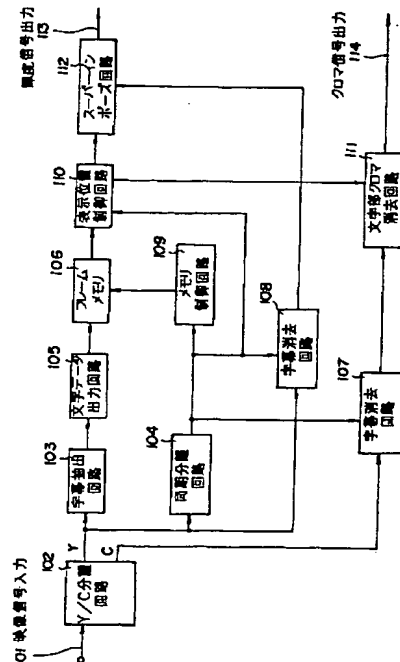
(74)代理人 弁理士 藤本 博光

(54)【発明の名称】 字幕移動回路

(57)【要約】

【目的】 字幕文字を任意の位置に移動しても、字幕文字にジッターが生じない字幕移動回路を提供する。

【構成】 映像ソフトのブランク領域にある字幕の位置を移動する字幕移動回路において、映像信号から輝度信号と色信号とを分離するY/C分離回路102と、輝度信号から字幕情報を抽出する字幕抽出回路103と、字幕情報を格納するFIFOタイプのフレームメモリ106と、映像信号とフレームメモリから読み出された字幕情報とを合成するスーパーインポーズ回路112と、垂直同期信号に基づいて、フレームメモリリセット信号を1フレーム毎に1回発生するメモリ制御回路109と、フレームメモリの書き込みから読み出しまでの遅延時間を制御することにより、字幕情報を1フレーム後の任意の位置に移動する表示位置制御回路110とを備える。



【特許請求の範囲】

【請求項1】 従来のテレビジョン画面のアスペクト比よりも横長なワイドアスペクト画面に、従来のアスペクト比で再生されると表示画面中の映像の無いブランク領域に字幕を有する映像を再生する際に、字幕の位置を移動する字幕移動回路において、

映像信号から、輝度信号と色信号とを分離するY/C分離回路と、

前記分離された輝度信号から、所定の輝度レベル以上を字幕情報として抽出する字幕抽出回路と、

前記字幕情報を格納するフレームメモリと、

映像信号とフレームメモリから読み出された字幕情報とを合成するスーパーインポーズ回路と、

垂直同期信号に基づいて、フレームメモリリセット信号を1フレーム毎に1回発生するメモリ制御回路と、

フレームメモリの書き込みから読出しまでの遅延時間を制御することにより、字幕情報を1フレーム後の任意の位置に移動する表示位置制御回路とを備えることを特徴とする字幕移動回路。

【請求項2】 請求項1において、字幕抽出の対象となった映像信号の字幕部分を、黒レベルの映像信号に差し替える字幕消去回路を更に備えることを特徴とする字幕移動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、従来のテレビジョン画面のアスペクト比よりも横長なワイドアスペクト（例えば横縦比16:9）の画面を有する映像再生装置に係り、特に、再生される映像ソフトウェアの字幕の位置を可変できる映像再生装置の字幕移動回路に関する。

【0002】

【従来の技術】次世代のテレビ放送として期待されているハイビジョン放送は、放送衛星（BS）からの実験放送が試験放送に格上げされて、放送時間も1日8時間に延長されている。このハイビジョン（高精細度テレビ：HDTVの日本方式の略称）は、水平垂直ともに現行テレビの約2倍の解像度をもち、画面のアスペクト比（横と縦との比）は16:9の横長なワイドアスペクトであり、現行の地上波（VHF, UHF）テレビ放送のアスペクト比4:3より横長となっている。

【0003】現在市販されているワイドアスペクトのテレビ受像機には、このハイビジョン放送を本来の解像度で再生する純正ハイビジョンと、走査線数はハイビジョンと同じ1125本であるがMUSEデコーダを簡略化した簡易型ハイビジョンと、MUSE-NTSC変換器を備え走査線数は現行と同じ525本の横長画面テレビとがある。

【0004】また従来から、映画をソースとするテレビ放送や、映画のビデオソフトでは、本来の画面をトリミングすることなく全て表示するために、4:3のアスペ

クト比の画面の横幅に、映像の横幅を一致させたものがある。このようなテレビ放送や、ビデオソフトは、通常の4:3のアスペクト比の画面に表示すると、画面の上下に映像のない欠けた部分（ブランク領域と呼ばれる）が黒い帯として表示される。

【0005】このようなシネマサイズとも呼ばれる映像を、ワイドアスペクト比のテレビジョンで再生する場合、画面上の映像の部分を縦横同比率で伸長して、映像部分の縦方向の長さや画面の縦方向の長さを一致させると、画面一杯に映像が再生され迫力のある映像を楽しむことができる。この上下に映像の欠けたシネマサイズの映像ソフトには、種類によっては、字幕スーパーが画面下部のブランク領域に配置されているものがあり、この場合、映像を画面一杯に伸長したとき、字幕が表示画面外となり見えなくなってしまうことがある。

【0006】そこで、字幕部分の映像信号をフィールドメモリにより遅延させて、次の画像フィールドの映像と合成することにより、字幕スーパーの位置を移動して見えるようにする機能が考えられている。このような機能を実現した装置には、「映像信号処理装置」（特開平3-127565号公報）等が知られている。

【0007】このような公知技術の字幕移動回路は、例えば図5に示すように、Y/C分離回路102と、分離された輝度信号から所定の輝度レベル以上を字幕情報として抽出する字幕抽出回路103と、同期分離回路104と、抽出された字幕情報を1フィールド分記憶するフィールドメモリ206と、フィールドメモリに記憶された字幕情報を表示させる垂直位置を制御する垂直表示位置制御回路210と、垂直表示位置制御回路の制御によりフィールドメモリから字幕情報を読み出しながら、映像信号にスーパーインポーズさせるスーパーインポーズ回路212により構成されている。

【0008】この従来例の動作は、例えば、図2に示すように、垂直同期信号を（1）とし、垂直同期信号に対応する字幕部を（2）とすると、字幕情報をフィールドメモリにより遅延させていたため、（3）に示す1フィールド遅れたタイミングで字幕情報を読み出していた。ここで、A～Eはそれぞれ同じ字幕情報を示すものとする。

【0009】一方、現行のNTSC方式のテレビジョンのように、1フレームの画像をインターレースして、奇数フィールドと偶数フィールドとに分けて伝送、再生する場合は、図3に示すように、再生画面に対して奇数フィールドと偶数フィールドでは、走査線を振り始めるタイミングが1/2水平期間（以下、Hと略す）ずれている。すなわち、図3（a）に示す奇数フィールドの1番目の走査線は、画面左上隅のA点から走査を始めるが、同図（b）の偶数フィールドの走査線は、画面上部中央のB点から走査を始める。

【0010】この関係を水平同期パルス（以下、Hパル

スと略す)と垂直同期パルス(以下、Vパルスと略す)のタイミングで見ると、図4に示すように、奇数フィールドのVパルスを(a)とすると、これから1/2H遅れた(b)が偶数フィールドのVパルスとなる。この場合、字幕移動のための垂直表示位置制御回路は(1)と表示されたHパルスを奇数、偶数のフィールド共に1番目のパルスと判定する。

【0011】しかし、受信電波の強度または同期分離回路の特性等によって、奇数フィールドのVパルスが(c)のとき、偶数フィールドのVパルスが(d)となるように、奇数フィールドのVパルスのタイミングと偶数フィールドのVパルスのタイミングとの間の1/2Hの期間に、Hパルスが入る場合がある。このような場合には、奇数フィールドでは(1)のHパルスを1番目、偶数フィールドでは(2)のHパルスを1番目と判定するような水平走査線の計数のずれを生じる。

【0012】

【発明が解決しようとする課題】しかしながら、上記従来の字幕移動方法では、抽出した字幕情報をフィールドメモリにより遅延させて次のフィールドへ移動していたため、偶数フィールドと奇数フィールドとの水平走査線の計数のずれにより、字幕として表示される文字に位置が1走査線分ずれて、ジッターが発生するという問題点があった。

【0013】以上の問題点に鑑み、本発明の課題は、字幕文字を任意の位置に移動しても、字幕文字にジッターが生じない字幕移動回路を提供することである。

【0014】

【課題を解決するための手段】上記課題を解決するため、本発明は次の構成を有する。すなわち、本発明は、従来のテレビジョン画面のアスペクト比よりも横長なワイドアスペクト画面に、従来のアスペクト比で再生されると表示画面中の映像の無いブランク領域に字幕を有する映像を再生する際に、字幕の位置を移動する字幕移動回路において、映像信号から、輝度信号と色信号とを分離するY/C分離回路と、前記分離された輝度信号から、所定の輝度レベル以上を字幕情報として抽出する字幕抽出回路と、前記字幕情報を格納するフレームメモリと、映像信号とフレームメモリから読み出された字幕情報とを合成するスーパーインポーズ回路と、垂直同期信号に基づいて、フレームメモリリセット信号を1フレーム毎に1回発生するメモリ制御回路と、フレームメモリの書込みから読み出しまでの遅延時間を制御することにより、字幕情報を1フレーム後の任意の位置に移動する表示位置制御回路とを備えることを特徴とする字幕移動回路である。

【0015】また、本発明は、上記字幕移動回路において、字幕抽出の対象となった映像信号の字幕部分を、黒レベルの映像信号に差し替える字幕消去回路を更に備えることを特徴とする字幕移動回路である。

【0016】

【作用】本発明は、上記の構成により、上下に映像の欠けたシネマサイズの映像ソフトのブランク領域にある字幕を、任意の位置に移動させて画面内の映像部分と合成するときに、抽出した字幕情報をフレームメモリに格納し、字幕が抽出されたフレームから1フレーム遅延させる。また、これに応じて、字幕を格納するフレームメモリのリセットタイミングを、2垂直同期信号あたり1回のタイミング(図2の(5))とする。これにより、例えば、図2の(4)に示すように、奇数フィールドの字幕は次の奇数フィールドに、偶数フィールドの字幕は次の偶数フィールドにそれぞれ移動することになり、字幕移動の前後でフィールド間の奇遇の反転がなくなり、移動後の字幕文字のジッターがなくなる。

【0017】

【実施例】次に図面を参照して、本発明の実施例を説明する。図1は、本発明の字幕移動回路に係る実施例のブロック図である。同図において、101は映像信号入力、102はY/C分離回路、103は字幕抽出回路、104は同期分離回路、105は文字データ出力回路、106はフレームメモリ、107、108は字幕消去回路、109はメモリ制御回路、110は垂直表示位置制御回路、111は文字部クロマ消去回路、112はスーパーインポーズ回路、113は輝度信号出力、114はクロマ信号出力である。

【0018】次に、図1に示された実施例の動作を説明する。映像信号入力101は、Y/C分離回路102により、輝度信号(Y)とクロマ信号(C)とに分けられる。分離された輝度信号(Y)は、字幕抽出回路103、同期分離回路104、字幕消去回路108に送られる。

【0019】字幕抽出回路103は、字幕範囲において、所定の輝度レベルより高い輝度信号が入力されると、字幕を構成する文字信号と見なして、データを文字データ出力回路105に送る。文字データ出力回路105は、所定のデータ処理を行って、フレームメモリ106へ出力する。同期分離回路104は、輝度信号(Y)から、水平同期信号及び垂直同期信号を分離して、メモリ制御回路109に出力する。

【0020】メモリ制御回路109は、フレームメモリ106のリードイネーブル、ライトイネーブルの制御を行うとともに、垂直同期信号を1/2に分周して、ワンショットマルチバイブレータによるパルス整形回路を通すことにより、2フィールド(すなわち1フレーム)毎に1回の所定のパルス幅を持つ信号を発生させ、フレームメモリ106のライトアドレス及びリードアドレスのリセット信号を供給する。

【0021】フレームメモリ106は、ファーストイン・ファーストアウト(FIFO)タイプのメモリで、文字データを順次記憶し、記憶から所定の時間が経過して

文字表示位置になると、読み出し出力に文字データを出
力するものである。表示位置制御回路110は、フレー
ムメモリ106から出力された文字の位置をコントロ
ールしてスーパーインポーズ回路112へ出力する。

【0022】一方、輝度信号(Y)が入力された字幕消
去回路108は、映像データ中の字幕部分を黒レベルの
輝度信号に差し替えて、元の字幕を消去してスーパー
インポーズ回路112へ送る。クロマ信号(C)が入力さ
れた字幕消去回路107は、108と同様に、字幕部
のカラー成分を消去する。

【0023】文字部クロマ消去回路111は、移動後の
文字に色が付くのを防ぐため、映像に字幕を重ねた部分
のクロマ成分を消去する。スーパーインポーズ回路11
2では、字幕消去回路108からの映像信号と、表示位
置制御回路110からの文字信号とを合成して、輝度信
号出力113として他の回路へ出力する。上記の動作に
より字幕が1フレーム後の任意の位置に移動することが
可能となる。

【0024】

【発明の効果】以上説明したように、本発明によれば、
抽出された字幕情報を遅延させる記憶回路がフレームメ
モリで構成され、そのリセットタイミングを2フィール
ドに1回とすることで、字幕抽出フィールドと字幕移動
先のフィールド間のフィールド番号の奇数偶数の反転が
無くなり、移動後の字幕文字のジッターが無くなるとい*

*う効果がある。

【図面の簡単な説明】

【図1】本発明の字幕移動回路に係る実施例のブロック
図

【図2】本発明の実施例の字幕移動タイミング説明図

【図3】インターレース走査線による奇数フィールドと
偶数フィールドの説明図

【図4】奇数フィールド、偶数フィールドのHパルスと
Vパルスの関係説明図

10 【図5】従来の字幕移動回路のブロック図例

【符号の説明】

101 映像信号入力

102 Y/C分離回路

103 字幕抽出回路

104 同期分離回路

105 文字データ出力回路

106 フレームメモリ

107、108 字幕消去回路

109 メモリ制御回路

20 110 表示位置制御回路

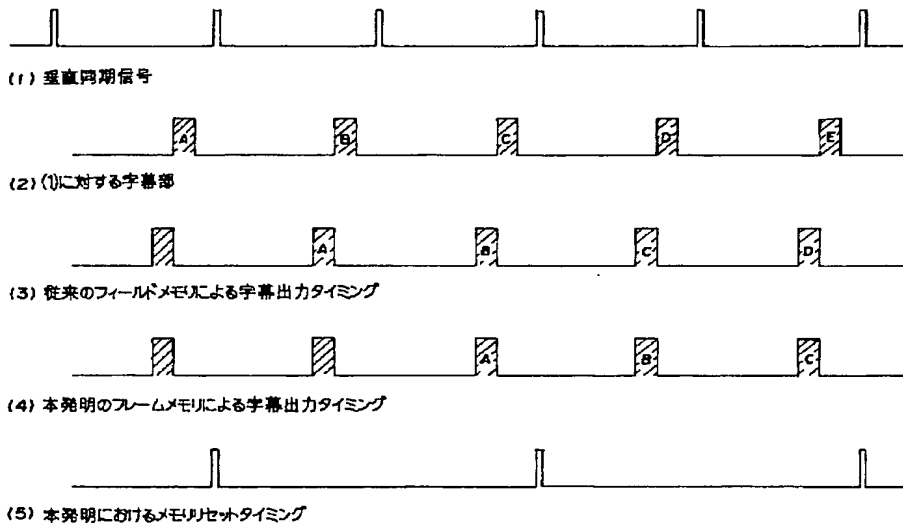
111 文字部クロマ消去回路

112 スーパーインポーズ回路

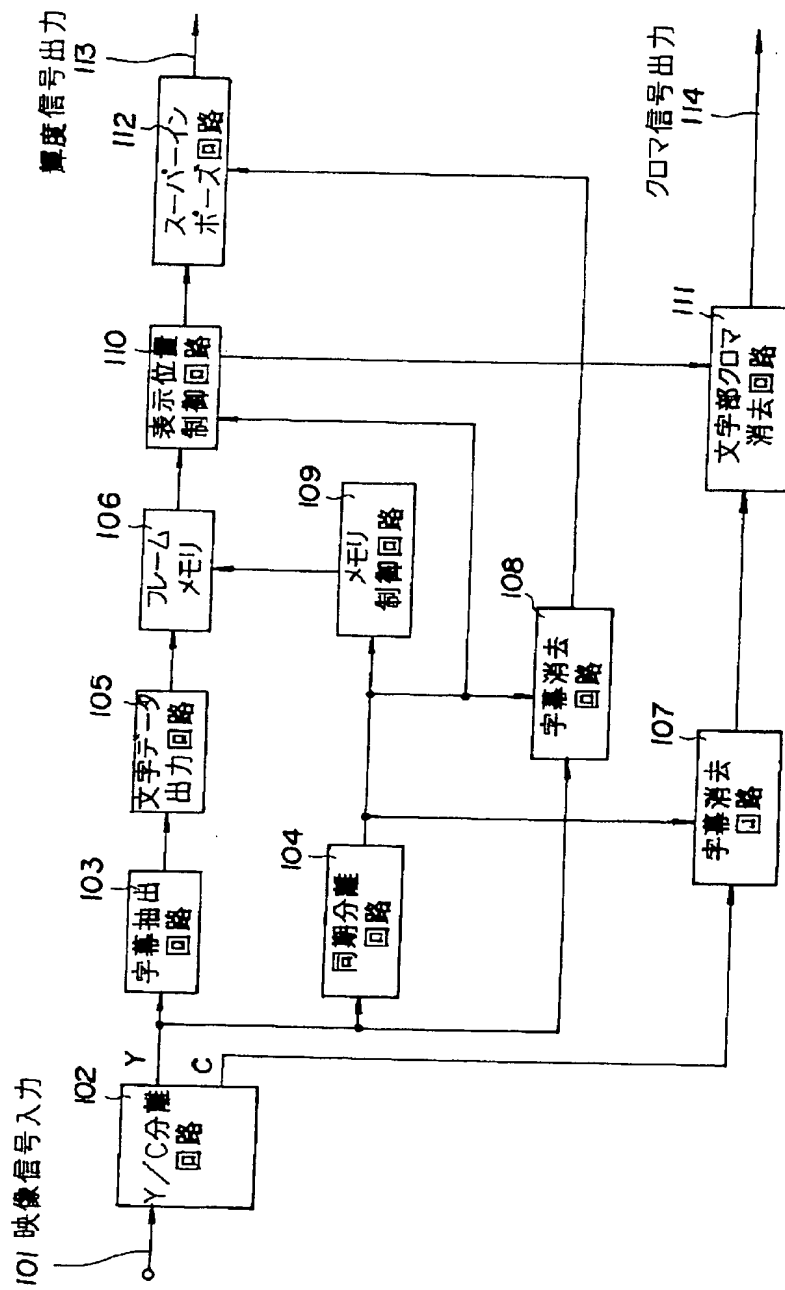
113 輝度信号出力

114 クロマ信号出力

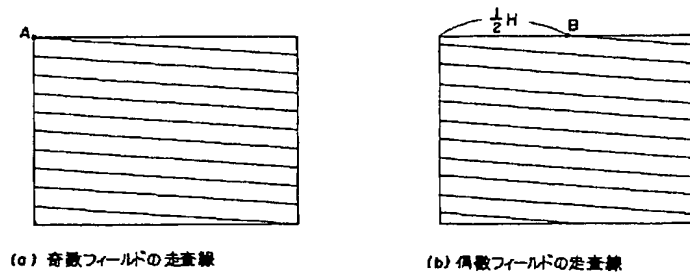
【図2】



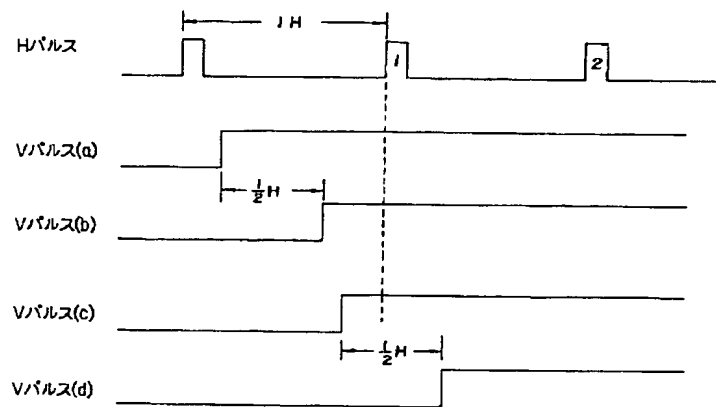
【図1】



【図3】



【図4】



【図5】

